

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-176047
(P2002-176047A)

(43) 公開日 平成14年6月21日 (2002.6.21)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
H 0 1 L 21/31		H 0 1 L 21/31	C 4 K 0 3 0
C 2 3 C 16/52		C 2 3 C 16/52	5 F 0 4 5
H 0 1 L 21/316		H 0 1 L 21/316	X 5 F 0 5 8
H 0 5 H 1/46		H 0 5 H 1/46	A

審査請求 未請求 請求項の数33 O L 外国語出願 (全 29 頁)

(21) 出願番号 特願2001-294403 (P2001-294403)
(22) 出願日 平成13年9月26日 (2001.9.26)
(31) 優先権主張番号 09/670483
(32) 優先日 平成12年9月26日 (2000.9.26)
(33) 優先権主張国 米国 (US)

(71) 出願人 390040660
アプライド マテリアルズ インコーポレ
イテッド
APPLIED MATERIALS, I
NCORPORATED
アメリカ合衆国 カリフォルニア州
95054 サンタ クララ パウアーズ ア
ベニュー 3050
(74) 代理人 100088155
弁理士 長谷川 芳樹 (外2名)

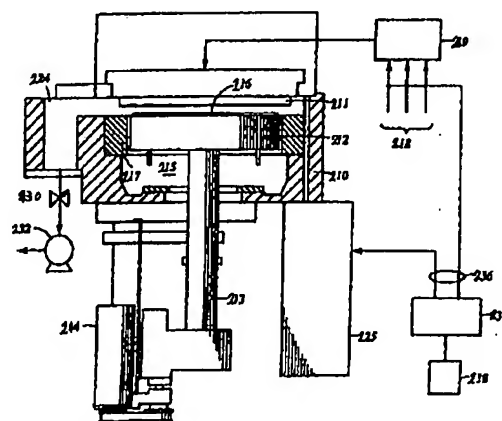
最終頁に続く

(54) 【発明の名称】 プラズマ誘発損傷を減少させる方法

(57) 【要約】

【課題】 基板におけるプラズマ誘発損傷を減少させる方法を提供する。

【解決手段】 基板216処理のためのプラズマを生成させるのに用いられるプラズマ源電力を堆積後に通減させる。



【特許請求の範囲】

【請求項1】 プラズマ処理方法であって：

- (a) 基板をチャンバ内に配置するステップと；
- (b) 一つ以上のプロセスガスを該チャンバ内に流入させるステップと；
- (c) プラズマ源電力を第1電力レベルで加えることにより一つ以上の該プロセスガスからプラズマを生成するステップと；
- (d) 該基板上に材料層を堆積させるステップと；
- (e) 該プラズマ源電力を該第1電力レベル以下に逡減するステップと、を含む、前記方法。

【請求項2】 更に

- (f) 該プラズマ源電力をゼロに下げるステップ、を含んでいる、請求項1記載の方法。

【請求項3】 該プラズマ源電力が、ステップ(e)において、時間間隔の間、中間電力レベルで維持されている、請求項1記載の方法。

【請求項4】 該中間電力レベルが該第1電力レベルの約1/2に等しい、請求項3記載の方法。

【請求項5】 該中間電力レベルが該第1電力レベルの約1/2と約1/4の間である、請求項3記載の方法。

【請求項6】 該中間電力レベルがプラズマの生成を維持するのに十分に高いレベルである、請求項3記載の方法。

【請求項7】 該プラズマ源電力を逡減させる該ステップが、該プラズマ源電力を1つ以上の中間電力レベルまで下げるステップを含み、1つ以上の該中間電力レベルのそれぞれが時間間隔の間維持されている、請求項1記載の方法。

【請求項8】 1つ以上の該中間電力レベルのそれぞれの該時間間隔が約0.1〜約30秒である、請求項7記載の方法。

【請求項9】 該プラズマ源電力を逡減させる該ステップが、該プラズマ源電力を該第1電力レベルから連続方式で低下させるステップを含んでいる、請求項1記載の方法。

【請求項10】 該プラズマ源電力を逡減させる該ステップが、一つ以上の該プロセスガスから少なくとも一つのプロセスガスを停止させるステップと同時に進行される、請求項1記載の方法。

【請求項11】 少なくとも一つの該ガスフローが、堆積される該材料用の前駆ガスを含んでいる、請求項10記載の方法。

【請求項12】 堆積した該材料が酸化物である、請求項11記載の方法。

【請求項13】 該前駆ガスがテトラエトキシシラン及びテトラメチルシクロテトラシロキサンの中から選ばれる、請求項12記載の方法。

【請求項14】 一つ以上の該プロセスガスが酸素と不活性ガスを更に含んでいる、請求項13記載の方法。

【請求項15】 該プラズマ源電力を逡減させる該ステップが、一つ以上の該プロセスガスから少なくとも一つのプロセスガスを停止させるステップと連続して行われる、請求項1記載の方法。

【請求項16】 少なくとも一つの該ガスフローが、堆積される該材料用の前駆ガスを含んでいる、請求項15記載の方法。

【請求項17】 堆積した該材料が酸化物である、請求項16記載の方法。

【請求項18】 該前駆ガスがテトラエトキシシランとテトラメチルシクロテトラシロキサンの群より選ばれる、請求項17記載の方法。

【請求項19】 一つ以上の該プロセスガスが酸素と不活性ガスを更に含んでいる、請求項18記載の方法。

【請求項20】 酸化物堆積方法であって：

- (a) 基板をチャンバ内に配置するステップと；
- (b) 該チャンバ内に一つ以上のプロセスガスを供給するステップと；
- (c) プラズマ源電力を第1電力レベルで加えることにより一つ以上の該プロセスガスからプラズマを生成するステップと；
- (d) 該基板を該プラズマに曝露することにより該基板上に酸化物層を堆積させるステップと；
- (e) 該プラズマ源電力を該第1電力レベル以下に逡減するステップと；
- (f) 該プラズマ源電力をゼロに下げるステップと、を含む、前記方法。

【請求項21】 該プラズマ源電力が、ステップ(e)において、約0.1〜約30秒の時間間隔の間、中間電力レベルで維持されている、請求項20記載の方法。

【請求項22】 該中間電力レベルが該第1電力レベルの約1/2以下である、請求項20記載の方法。

【請求項23】 該中間電力レベルがプラズマの生成を維持するのに十分に高いレベルである、請求項20記載の方法。

【請求項24】 該プラズマ源電力を逡減する該ステップが、該第1電力レベルより低いプラズマ源電力を1つ以上の中間電力レベルまで低下させるステップを含み、1つ以上の該中間電力レベルの各々が時間間隔の間維持されている、請求項20記載の方法。

【請求項25】 1つ以上の該中間電力レベルのそれぞれの該時間間隔が約0.1〜約30秒である、請求項24記載の方法。

【請求項26】 該プラズマ源電力を逡減する該ステップが、該プラズマ源電力を該第1電力レベルから連続方式で低下させるステップを含む、請求項20記載の方法。

【請求項27】 該プラズマ源電力を逡減する該ステップが、一つ以上の該プロセスガスから少なくとも一つのプロセスガスを停止させるステップと同時に進行される、請

求項20記載の方法。

【請求項28】 該プラズマ源電力を逡減する該ステップが、一つ以上の該プロセスガスから少なくとも一つのガスフローを停止させるステップと連続して行われる、請求項20記載の方法。

【請求項29】 一つ以上の該プロセスガスがテトラエトキシシラン及びテトラメチルシクロテトラシロキサンの群より選ばれたガスを含んでいる、請求項20記載の方法。

【請求項30】 一つ以上の該プロセスガスが酸素含有ガスと不活性ガスを更に含んでいる、請求項29記載の方法。

【請求項31】 酸化物堆積方法であって：

- (a) 基板をチャンバ内に配置するステップと；
- (b) テトラエトキシシランと、酸素と、ヘリウムとを含むプロセスガス混合気を該チャンバ内に流入させるステップと；
- (c) 高周波(RF)信号を第1電力レベルで加えることにより該プロセスガス混合気から第1プラズマを生成するステップと；
- (d) 該基板を該第1プラズマに曝露することにより該基板上に酸化物層を堆積させるステップと；
- (e) 該RF信号を該第1電力レベル以下に逡減するステップと；
- (f) 該RF信号をゼロに下げるステップと、を含む、前記方法。

【請求項32】 該RF信号を逡減するステップが、該RF信号を1つ以上の中間電力レベルまで低下させるステップを含み、1つ以上の該中間電力レベルのそれぞれが約0.1〜約30秒の時間間隔の間維持されている、請求項31記載の方法。

【請求項33】 該RF信号を逡減するステップが、該RF信号を連続方式で低下させるステップを含んでいる、請求項31記載の方法。

【発明の詳細な説明】

【0001】

【開示の背景】

【発明の分野】本発明は、基板上におけるプラズマ誘発損傷を減少させる方法及び装置に関する。

【0002】

【発明の背景】集積回路の製造においては、種々の材料層の堆積又はエッチングにプラズマプロセスがしばしば用いられている。プラズマ処理は、熱処理より多くの利点を与える。例えば、プラズマ強化化学気相成長(PECVD)は、類似の熱プロセスに必要とされる温度より低い温度で堆積を達成させることができる。これは、限られた厳密な熱が必要とされるプロセス、例えば、超大規模集積回路又は極超大規模集積回路(VLSI又はULSI)デバイス製造に有利である。

【0003】デバイス損傷が堆積プロセスやエッチング

プロセスを含むプラズマ処理の結果として起こるものであることは当該技術において既知である。典型的には、デバイス損傷の感受性又は程度は、デバイス製造の段階や個々のデバイス設計に左右される。例えば、アンテナ比(例えば、金属相互接続領域とゲート領域との比)の比較的大きい基板は、充電効果が高いために、アンテナ比の小さいものと比べてゲート酸化物損傷を受けやすい。絶縁層が堆積している基板もまた、表面電荷の蓄積や電位勾配の蓄積のために、損傷を受けやすい。プラズマ非均一性のような他のプラズマ関連作用によっても、電界勾配を生じることがあり、デバイス損傷をまねくことがある。従って、基板においてプラズマ誘発損傷を減少させる方法及び装置が継続して求められている。

【0004】

【発明の概要】本発明の実施例は、一般的には、プラズマ生成に用いられるプラズマ源電力の堆積後ランパダウンを行うことによりプラズマ誘発損傷を減少させる方法及び装置を提供する。プラズマ源電力のランパダウンは、電力を1つ以上の中間レベルまで複数のステップで、又は連続方式で下げることににより達成させることができる。

【0005】本発明の教示は、次の詳細な説明を添付図面と共に考慮することにより容易に理解され得る。

【0006】理解を容易にするために、可能な場合には図面に共通する同じ要素を示すために同じ符号を用いた。

【0007】

【詳細な説明】

【概要】本発明は、基板上のプラズマ誘発損傷を減少させるプラズマ処理の方法を提供する。一般に、1つ以上の異なる作用がプラズマ誘発損傷の原因となることがある。例えば、デバイス損傷は、プラズマ源電力の突然の変化又は急激な変化から生じる電界の勾配が大きいことにより起こるものであり、プラズマ処理中に基板上に蓄積した電荷に起因することもある。本発明の実施例によれば、プラズマ誘発損傷は、プラズマ処理後の基板の環境の漸次変化を与える堆積後ステップの異なる組合せ、例えば、プロセスガスフローを変えることによってプラズマ源電力の漸次停止又は表面電荷の漸次消散によって減少する。

【0008】図1は、本発明の実施例を組んでいるプラズマ処理の方法を示しているプロセス流れ図である。ステップ101においては、基板がプラズマ処理のチャンバ内に配置される。ステップ103に示されるように、ガスフローやチャンバ圧のような種々のプロセスパラメータの安定化を可能にする一つ以上の安定化ステップを行うことができる。ステップ105においては、プラズマ源電力を電極に供給することによりプラズマが生成され、基板がプラズマ処理、例えば、堆積又はエッチングに供される。

【0009】堆積ステップ105後、一つ以上のプロセスパラメータ、例えば、プラズマ源電力又はプロセスガスフローは、ステップ107に示されるように、基板の環境の相対的漸次変化を生じる方法で停止する。

【0010】本発明の態様においては、方法は、プラズマプロセスの完了後にプラズマ電力を漸減させるステップを含んでいる。即ち、従来のプロセスで行われているように突然にかつ完全に電力を停止させるのと反対に、プラズマ電力を時間の関数として一つ以上の中間レベルまで低下させる。ステップ109に示されるように、電力ランパダウン手順は不連続のステップで行うことができる。即ち、プラズマ電力は、時間の関数としてある時間の間、又は連続方式でいくつかの中間レベルに設定する。電力ランパダウンによって、基板の周りのプラズマ環境が漸次変化し、プラズマ誘発作用に基づく基板損傷をできるだけ少なくするのに役立つ。

【0011】ステップ111に示される本発明の他の態様においては、基板表面上に蓄積することができる電荷は、例えば、プロセスガスフローを変えることによって漸次消散させることができる。従って、ステップ109はそれだけで行うことができるが、他の実施例においては、ステップ111と共に相互に連続して又は同時に行うこともできる。ステップ111においては、例えば、電荷蓄積に起因することがある一つ以上のプロセスガスを停止することによりプロセスガスフローを変化させることができる。本発明のこれらの2つの態様は、同時に又は相互に連続して行うことができ、デバイス損傷に対する感受性、デバイス設計又は個々の製造段階によって個々のパラメータ選定は異なってもよい。最後に、ステップ113に示されるように、プラズマ源電力とプロセスガスフロー（図示せず）の完全な停止後、基板とチャンバはポンパダウンに供され、基板がチャンバから取り出される。

【0012】本発明において具体化された理論は、一般的には、堆積やエッチングを含む種々のプラズマプロセスに適用でき、様々なプラズマ処理システムで行うことができる。実施例は、説明のために酸化物堆積によって記載されている。

【0013】

【装置】図2は、本発明の実施例を行うのに適した化学気相成長（CVD）チャンバ210の断面略図である。そのチャンバ210の一例は、CENTURA（登録商標）プラットフォームと共に又はPRODUCERTTMシステムに（デュアルチャンバと共に）用いられるDxZTMであり、いずれもカリフォルニア州サンタクララのApplied Materials, Inc.より入手できる。膜堆積も堆積した膜のプラズマ処理もDxZ CVDチャンバ内で行われ得る。

【0014】プロセスチャンバ210は、基板支持体212上に載せられる基板216にマニホールド211内の貫通した穴（図示せず）を通してプロセスガスを分散

させる、典型的には『シャワヘッド』と呼ばれるガス分配マニホールド211を有する。ガスフローコントローラ219は、典型的には、ガス分配マニホールド211を通るプロセスチャンバ210への異なるプロセスガスの流量を制御及び調節するために用いられる。他の流量制御成分としては、液体前駆物質が用いられる場合には、液体フロー注入バルブと液体フローコントローラ（図示せず）を含めることができる。基板支持体212は、抵抗加熱され、支持体ステム213に取り付けられているので、基板支持体212と基板216は、下の方のローディング/オフローディング位置と上の方のガス分配マニホールド211に隣接した処理位置の間のリフトモータ214で制御可能に移動し得る。基板支持体212と基板216が処理位置にある場合には絶縁リング217で囲まれている。

【0015】処理中、プロセスガスは、基板表面の半径方向に様に配分される。ガスは、真空ポンプシステム232によってポート224を通して排出され、ガススルーポート又はチャンバ圧はスロットルバルブ230で調節される。プラズマは、高周波（RF）エネルギーをRF電源225から電極として働くガス分配マニホールド211へ加えることにより、1種以上のプロセスガス又はガス混合気から生成される。基板216がプラズマに曝露されるとともに反応性ガスが供給されたときに膜堆積が起こる。基板支持体212とチャンバ壁は、典型的には接地されている。RF電源225は、チャンバ210へ導入されるガスの分解を高めるために単一又は混合周波数RF信号をガス分配マニホールド211に供給し得る。単一周波数RF信号を、例えば、約350 KHz～約60 MHzで用いる場合、約1～約200 Wの電力を、電極として働くガス分配マニホールド211に加えて得る。

【0016】システムコントローラ234は、電源、リフトモータ、ガス注入用フローコントローラ、真空ポンプ、又は他の付随するチャンバ及び/又は処理機能のような種々の成分の機能を制御する。システムコントローラ234は、好適実施例においてはハードディスクドライブであり、アナログ及びデジタル入力/出力ボード、インターフェースボード、及びステップモータコントローラボードが含まれ得る。メモリ238に記憶されたシステム制御ソフトウェアを実行する。光及び/又は磁気センサは、一般的には、移動式メカニカルアセンブリの位置を移動させたり決めるために用いられる。そのようなCVDプロセスチャンバの一例は、Wangらに発行され、本発明の譲受人であるApplied Materials, Inc.に譲渡された『CVD/PECVDサーマルリアクタ及び二酸化ケイ素の熱化学気相成長のための使用及びインサイチュ多段平坦化プロセス』と称する米国特許第5,000,113号に記載されている。この特許の開示内容は本明細書に援用されている。

【0017】上記のCVDシステムは、主として説明の

ためであり、他のプラズマ源を含む他のプラズマ装置も本発明の実施例を行うために用いることができる。

【0018】

【プロセス】説明のために、本発明の実施例をプラズマ酸化物堆積プロセスについて述べる。実施例においては、酸化物堆積のための前駆物質としてテトラエトキシシラン (TEOS) を用いる。他の前駆物質、例えば、シラン、オルガノシラン (メチルシラン、ジメチルシラン又はトリメチルシラン等) 又はテトラメチルシクロテトラシロキサン (TMCTS) も、酸化物堆積のための、酸素含有ガス、例えば、亜酸化窒素 (N_2O)、酸素 (O_2) 又はオゾン (O_3) との種々の反応において使用することができる。本発明が、一般的には、デバイス製造の種々の段階で絶縁層、導電層又は半導体層を含む他の材料の堆積といった他の多くのプラズマプロセスに応用できることは更に理解されよう。

【0019】図3a-bは、プラズマTEOS堆積プロセスを受ける基板を示している部分断面図である。例えば、プラズマTEOS堆積は、ゲートと第1レベル金属間に誘電体層を形成するために、又はインターレベル誘電体として集積回路製造の異なる段階に使用することができる。図3aは、基板300がTEOSを含むプロセスガス組成物から生成したプラズマ310に曝露されている図である。基板300は、一般的には、集積回路デバイスの製造中に形成された一つ以上の材料層 (導電材料、絶縁材料又は半導体材料) を含んでいる。例えば、図3aは、絶縁層304上に形成された形状306、例えば、金属ラインを含み、下地層302まで伸びている開口305を充填している基板300を示している図である。金属の形状306は、例えば、アルミニウム (Al) 又は他の適切な金属を含むことができ、開口305はコンタクト又はパイアであってもよい。下地層302は、典型的には、導電材料又は半導体材料、例えば、種々の金属又はケイ素、又はその化合物を含んでいる。プラズマ310は、典型的には、特にプロセスガスの流量、電極に供給されるRF電力、基板の温度、又はチャンバ内の圧力のような様々なプロセスパラメータを特徴としている。プラズマTEOS酸化物堆積に適した具体的なプロセスパラメータを表1に示す。

【表1】

	範囲	好適
TEOS 流量 (mg/min)	500-4000	1000
O_2 流量 (sccm)	500-6000	1000
He 流量 (sccm)	500-6000	1000
圧力 (Torr)	3-20	8
温度 ($^{\circ}C$)	350-450	400
RF 電力 (W)	400-1500	950

【0020】表1のパラメータを用いた酸化物堆積は、図2に示されるようなDxZチャンバ、又は他の適切な堆

積チャンバ内で行われ得る。本明細書に開示される個々のパラメータは主として説明のためであり、他の好ましい動作パラメータ及び/又は範囲が、異なるチャンバ構造や処理要求に従って調整可能であることは理解されよう。

【0021】プロセスガス組成物は、典型的には、TEOS又は他の適切な酸化物前駆物質を含むガス混合気であり、1種以上のキャリアガス又は希釈ガスを含有可能である。TEOSは室温で液体であるので、高温まで加熱される液体注入弁がTEOS蒸気をガスマニホールドへ導入するために用いられる。次に、TEOS蒸気がヘリウム (He) のようなキャリアガスと混合され、プロセスチャンバに導入される。例えば、約100 $^{\circ}C$ の注入弁温度においては、約1000 mg/minのTEOS流量をチャンバ内に導入することができる。一般に、約500~約4000 mg/minのTEOS流量を用いることができ、高い流量を得るためには高い注入温度が必要である。キャリアガス (He) は、流量約500~約6000 sccm、好ましくは約1000 sccmで供給される。

【0022】本実施例において、プロセスガス混合気は、酸化物堆積用TEOSと反応させるために酸素含有ガスのような反応性ガスを更に含んでいる。例えば、酸素含有ガスは酸素 (O_2) であってもよい。 O_2 流量は、好ましくは約1000 sccmであり、約500~約6000 sccmの範囲を用いることができる。全圧が、典型的には約3~約20 Torr、好ましくは約8 Torrで維持される。プラズマ310は、約400~約1500 W、好ましくは約950 WのRF電力を、ガスマニホールドに約350~約450 $^{\circ}C$ 、例えば、約400 $^{\circ}C$ のヒータ温度で加えることにより生成される。一般的に、熱の拘束を考慮するためには低いプロセス温度が通常は好ましい。図3bに示されるように、プラズマTEOSレシピを用いて基板300上に酸化物層320を堆積できる。

【0023】プラズマTEOS堆積は、典型的には、チャンバのコントローラのメモリに記憶されたプロセスレシピを実行することにより行われる。プロセスレシピは、通常は多段順序を含み、特に、種々のプロセスパラメータの安定化に用いられる予備堆積ステップと、一つ以上の堆積ステップと、膜処理、パーズング又はボンピングのための堆積後ステップとを含むことができる。

【0024】本発明の実施例によれば、プロセスレシピでの酸化物堆積ステップが完了したときに、RFプラズマ電力は、従来のプロセスで通常実施されるRF電力の突然の停止とは対照的に、漸次方式で減滅される。表2は、本発明の実施例のプロセス順序を含んでいるレシピを示すものである。

【表2】

	1	2	3	4	5
	安定化	安定化	堆積	ランプダウン	ポンプダウン
TEOS (mg/min)	0	1000	1000	0	0
O ₂ (sccm)	1000	1000	1000	1000	-
He (sccm)	1000	1000	1000	1000	-
圧力 (Torr)	-	8	8	8	-
RF 電力 (W)	0	0	950	300	0

【0025】酸化物堆積の前に、プロセスガスフローとチャンバ圧を設定し、安定化させる。例えば、ステップ1でO₂とHeガスフローを約1000 sccmで安定化した後、ステップ2で、約1000 mg/minのTEOS流量を加え、チャンバ圧を約8 Torrに安定化させる。ステップ3で、プロセスガス混合気から約950 WのRF電力でプラズマを生成させる。本実施例においては、約7500オングストローム/分より速い速度で酸化物層が基板上に堆積され得る。

【0026】酸化物堆積が完了したとき、ランプダウンステップ4でRF電力を低下させるが、基板（例えば、ウエハ）は基板支持体上のままである。実施例においては、RF電力をステップ4のプラズマ堆積レベルの約1/3のレベル、例えば、約300Wまで下げ、その間にチャンバへのTEOS流量を停止する。O₂とHeガスフロー及びチャンバ圧を堆積ステップとはほぼ同じレベルに維持する。ヒータ温度はプロセスレシピ全体で約400℃に保たれるが、ウエハ温度がわずかに下がってしまうことは、例えば、プラズマ加熱の低下によりあり得る。この状態によって、RF電力は弱いプラズマを十分維持する。実施例においては、RF電力ランプダウンステップは、次のポンプダウンステップ5の前に約10秒間続けられる。

【0027】個々の応用によっては、ランプダウンステップの時間持続と中間RF電力レベルを適切になるように調整することができる。例えば、中間RF電力レベルは、酸化物堆積に用いた電力の約1/2、又は1/2と1/4の間に維持することができる。ランプダウンステップ中、個々の圧力とガスフロー条件下でプラズマを維持するのに十分高い中間レベルにRF電力を維持することが望ましいと思われる。例えば、O₂とHeの混合物（TEOS流量を含まない）から生成されたプラズマは、酸化物層の堆積後処理又はアニーリングに効果的であり、基板の欠陥減少をもたらすことができる。更に、他の時間持続又は間隔をランプダウンステップに用いることもできる。例えば、持続が、望ましくないウエハ損傷を避けるか或いはできるだけ少なくするのに効果的である限り、プロセススループットを改善するのには短い時間の方が望ましい。典型的には、約5〜約30秒間の持続が、プロセススループットに悪影響を及ぼさずに、プラズマ誘発損傷が比較的無い基板を供するのに十分な時間である。

【0028】ランプダウンステップ後、残存しているすべてのプロセスガスフローを停止し、RF電力をポンプ

ダウンステップ5でゼロに下げる。ポンプダウン中、ポンプへのスロットルバルブを全開にし、ガスマニホールド内のガスラインすべてから残留プロセスガスを排気する。次に、酸化物層が堆積した基板を、他の基板を導入する前にチャンバから取り出す。

【0029】他の実施例においては、複数のランプダウンステップを設けることにより酸化物堆積後にRF電力を停止し、その間にRF電力は種々の中間レベルまで下げられる。一例においては、RF電力停止は、8つの連続ランプダウンステップ、例えば、それぞれ約800、700、600、500、400、300、200及び100 Vの中間RF電力レベルを経て達成することができる。これらの不連続のランプダウンステップのそれぞれの間、O₂とHeガスフローはチャンバ圧とヒータ温度と共に堆積ステップ中とほとんど同じ設定で維持され、RF電力はある時間間隔又は持続の間、各中間レベルで維持される。表2のレシピと同様に、TEOSフローは電力ランプダウンの開始と同時に起こる第1ランプダウンステップで停止する。本実施例において、不連続のランプダウンステップの各々は、約0.5秒続けられるが、他の時間間隔、例えば、約0.1〜約30秒、又は好ましくは約0.1〜約10秒を用いることもできる。

【0030】一般に、各ステップで用いられるランプダウンステップの数、時間間隔、及び中間電力レベルの異なった組み合わせを、本発明を実施するのに用いることができる。例えば、電力レベルは連続ステップでほぼ等間隔で低下させることができ、各連続ステップで約50%だけ低下させることもできる。等間隔でない時間を含む他の組み合わせも可能である。RF電力レベルの低下が大きい場合、各ステップの時間間隔は長い方が好ましいことがあり、一方、RF電力レベルの低下が小さい場合、短い時間間隔でも十分な場合がある。個々の電力ランプダウン順序によっては、時間間隔は、約0.1〜約30秒、又は約0.1〜約10秒の範囲にあってもよい。特にデバイス損傷の感受性やプロセススループットのような種々の要因は、これらのパラメータの選択に適切に考慮される。

【0031】他の実施例においては、RF電力ランプダウン手順は、連続方式で行うことができる。不連続のランプダウンステップを用いた前実施例と異なり、連続ランプダウン手順は、かなりの時間間隔又は持続の間、中間レベルで電力を維持しないで動作電力レベルからゼロにRF電力を低下させることを含んでいる。例えば、プロセスレシピでの電力停止ステップの実行時に、所望の

時間持続の範囲で、例えば、約5〜約30秒で、又は約5〜約10秒で、一定のランプダウン速度でRF電力がゼロまで下がるようにソフトウエアルーチンをアレプログラムすることができる。

【0032】本発明の実施例を用いて製造したデバイスは、従来のレシピを用いて処理されたものと比べて表面電荷の減少がかなり改善されている。例えば、シリコン上に堆積したTEOS酸化物層が約1000オングストロームのウエハについて表面電荷分布を測定する。従来のレシピを用いて処理されたウエハは、約+0.1 Vの最低表面電位と約+35 Vの最大表面電位を示し、ウエハの電位差が約35 Vになる。一般に、電荷誘発損傷を避けるためには約2 V未満の電位が望ましい。本発明の実施例に従って処理されたウエハは、表面電位がかなり改善され、例えば、約-6 Vの最低電位と約2 Vの最高電位を示し、電位差が約8 Vになる。

【0033】上記実施例においては、中間ランプダウンステップを経たRF電力停止は、TEOSフローの停止

	1	2
	安定化	安定化
TEOS (mg/min)	0	1000
O ₂ (sccm)	1000	1000
He (sccm)	1000	1000
圧力 (Torr)	-	8
RF 電力 (W)	0	0

【0034】電力ランプダウン手順の開始後、例えば、多回ランプダウンステップ順序の中の2回のランプダウンステップの間、又は連続RFランプダウン中にTEOS停止ステップを行うことも可能である。

【0035】ガスフロー処理が堆積した酸化物層上の水素(例えば、TEOSから生じる)の存在によって高められる傾向がある表面電荷の漸次消散を可能にすることから、TEOS不在下のO₂及び/又はHeガスフローが基板損傷をできるだけ少なくするのに効果的であることができると考えられる。従って、O₂及び/又はHeで処理すること及びTEOSフローを停止させることにより電力ランプダウンと共にプラズマ誘発損傷をできるだけ少なくすることができ、避けることもできる。また、異なるガス組成、例えば、アルゴン(Ar)、窒素(N₂)、O₂、He又はその種々の組合せ、又は水素の除去を援助するもの又は電荷消散を促進させるものをこの堆積後処理に用いることも可能である。しかしながら、一般的には、堆積ステップと同じように処理ガス組成を維持することが好ましい。

【0036】本発明の教示を組んでいるいくつかの好適実施例を示し、詳述してきたが、当業者はこれらの教示を組んでいる他の多くの種々の実施例を容易に講じることができる。例えば、個々のプロセスパラメータとチャンバが説明のために本明細書に挙げられたことは理

と同時に行われる(例えば、同じレシピステップの中で)。しかしながら、RF電力停止とTEOS停止手順の異なる組合せ又は順序を組んでいる他の変更も可能である。例えば、上記RF電力ランプダウン手順を実行する前に、O₂及び/又はHeガスフロー及び圧力を維持しつつ別個の堆積後ステップで少なくともTEOSフローを停止させることにより基板損傷を減少させることができる。その停止順序の実例を表3に示す。ここで、TEOSフローは、RF電力を堆積電力レベルに保ちつつステップ4で停止している。次に、RF電力をステップ5で中間レベル、例えば、約300 Wまで減減させる。典型的には、TEOS停止ステップとRF電力ランプダウンステップの時間持続は、表2のランプダウンステップで用いたものとはほぼ同じかそれ以下であってもよい。また、時間持続の選択は、プロセススループットをほとんど妥協させずに有効な損傷減少を考慮することにしばしば基づいている。

【表3】

	1	2	3	4	5	6
	安定化	安定化	堆積	TEOS オフ	ランプ ダウン	ポンプ ダウン
TEOS (mg/min)	0	1000	1000	0	0	0
O ₂ (sccm)	1000	1000	1000	1000	1000	-
He (sccm)	1000	1000	1000	1000	1000	-
圧力 (Torr)	-	8	8	8	8	-
RF 電力 (W)	0	0	950	950	300	0

解されよう。そのようなものとして、プラズマ電力ランプダウン手順に用いられる中間電力レベル及び時間間隔、並びに他のプロセスパラメータは、個々の応用に必要なもの及び/又はチャンバの構造に従って調整することができる。

【図面の簡単な説明】

【図1】本発明の実施例を組んでいる方法を示すプロセス流れ図である。

【図2】本発明の実施例を行うのに適した装置の略図である。

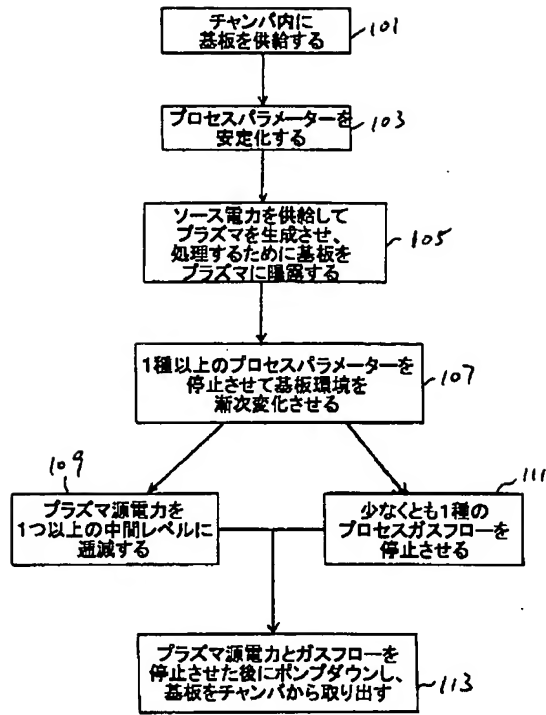
【図3A】プラズマ処理を受けている基板を示している部分断面略図である。

【図3B】プラズマ処理を受けた基板を示している部分断面略図である。

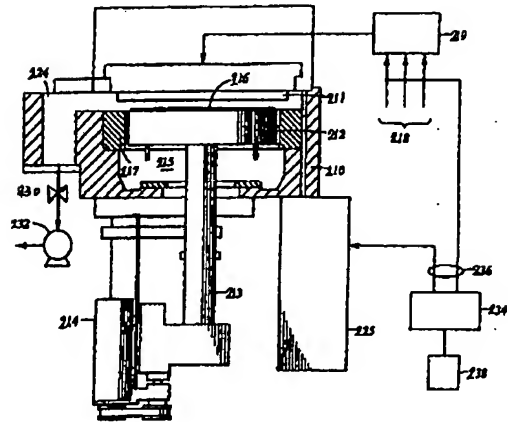
【符号の説明】

101、103、105、107、109、111、113…ステップ、210…CVDチャンバ、211…マニホールド、212…基板支持体、214…リフトモータ、216…基板、217…絶縁リング、219…ガスフローコントローラ、224…ポート、230…スロットバルブ、225…RF電源、234…システムコントローラ、238…メモリ、300…基板、302…下地層、304…絶縁層、305…開口、306…金属の形状、310…プラズマ、320…酸化物層。

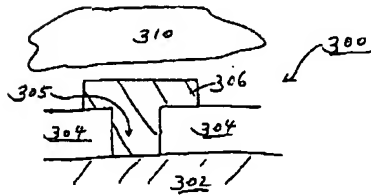
【図1】



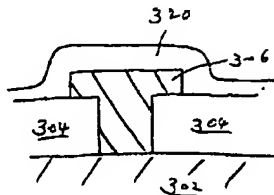
【図2】



【図3A】



【図3B】



フロントページの続き

(72)発明者 フランシマー カンパーナーシュミット
アメリカ合衆国、カリフォルニア州、
ミルピタス; フォンテインブルー アヴ
ェニュー 1271
(72)発明者 カルステン シマンケ
オランダ、ヴェーツェンホフ 6703,
ベ イーメゲン 6536

Fターム(参考) 4K030 AA06 AA09 AA14 BA44 FA03
JA11 JA16 LA15
5F045 AB32 AC09 AC11 AC17 AD08
AE23 BB16 CB05 EF05 EH14
EH20
5F058 BA20 BC02 BF07 BF25 BF29
BF37 BF39 BF80 BJ02

【外国語明細書】

1 Title of Invention

METHOD OF REDUCING PLASMA-INDUCED DAMAGE

2 Claims

1. A method of plasma processing, comprising the steps of:
 - (a) positioning a substrate in a chamber;
 - (b) flowing one or more process gases into the chamber;
 - (c) igniting a plasma from the one or more process gases by applying a plasma source power at a first power level;
 - (d) depositing a material layer on the substrate; and
 - (e) ramping down the plasma source power below the first power level.
2. The method of claim 1, further comprising the step of:
 - (f) reducing the plasma source power to zero.
3. The method of claim 1, wherein the plasma source power is maintained in step (e) at an intermediate power level for a time interval.
4. The method of claim 3, wherein the intermediate power level is equal to about one half of the first power level.
5. The method of claim 3, wherein the intermediate power level is between about one half and about one quarter of the first power level.
6. The method of claim 3, wherein the intermediate power level is sufficiently high to maintain plasma ignition.
7. The method of claim 1, wherein the ramping down of the plasma source power comprises reducing the plasma source power to one or more intermediate power levels, and each of the one or more intermediate power levels is maintained for a time interval.
8. The method of claim 7, wherein the time interval for each of the one or more intermediate power levels is between about 0.1 to about 30 seconds.

9. The method of claim 1, wherein the ramping down of the plasma source power comprises decreasing the plasma source power from the first power level in a continuous manner.

10. The method of claim 1, wherein the ramping down of the plasma source power is performed concurrently with terminating at least one gas flow from the one or more process gas.

11. The method of claim 10, wherein the at least one gas flow comprises a precursor gas for the deposited material.

12. The method of claim 11, wherein the deposited material is oxide.

13. The method of claim 12, wherein the precursor gas is selected from the group of tetraethoxy-silane and tetramethyl cyclotetra-siloxane.

14. The method claim 13, wherein the one or more process gas further comprises oxygen and an inert gas.

15. The method of claim 1, wherein the ramping down of the plasma source power is performed sequentially with terminating at least one gas flow from the one or more process gas.

16. The method of claim 15, wherein the at least one gas flow comprises a precursor gas for the deposited material.

17. The method of claim 16, wherein the deposited material is oxide.

18. The method of claim 17, wherein the precursor gas is selected from the group of tetraethoxy-silane and tetramethyl cyclotetra-siloxane.

19. The method claim 18, wherein the one or more process gas further comprises oxygen and an inert gas.

20. A method of oxide deposition, comprising the steps of:
 (a) positioning a substrate in a chamber;
 (b) providing one or more process gas in the chamber;
 (c) forming a plasma from the one or more process gas by applying a plasma source power at a first power level;
 (d) depositing an oxide layer on the substrate by exposing the substrate to the plasma;
 (e) ramping down the plasma source power below the first power level; and
 (f) reducing the plasma source power to zero.

21. The method of claim 20, wherein the plasma source power is maintained in step (e) at an intermediate power level for a time interval between about 0.1 to about 30 seconds.

22. The method of claim 20, wherein the intermediate power level is less than or equal to about one half of the first power level.

23. The method of claim 20, wherein the intermediate power level is sufficiently high to maintain plasma ignition.

24. The method of claim 20, wherein the ramping down of the plasma source power comprises reducing the plasma source power below the first power level to one or more intermediate power levels; and each of the one or more intermediate power levels is maintained for a time interval.

25. The method of claim 24, wherein the time interval for each of the one or more intermediate power levels is between about 0.1 to about 30 seconds.

26. The method of claim 20, wherein the ramping down of the plasma source power comprises decreasing the plasma source power from the first power level in a continuous manner.

27. The method of claim 20, wherein the ramping down of the plasma source power is performed concurrently with terminating at least one gas flow from the one or more process gas.

28. The method of claim 20, wherein the ramping down of the plasma source power is performed sequentially with terminating at least one gas flow from the one or more process gas.

29. The method of claim 20, wherein the one or more process gas comprises a gas selected from the group of tetraethoxy-silane and tetramethyl cyclotetra-siloxane.

30. The method of claim 29, wherein the one or more process gas further comprises an oxygen-containing gas and an inert gas.

31. A method of oxide deposition, comprising the steps of:
 (a) positioning a substrate in a chamber;
 (b) flowing a process gas mixture comprising tetraethoxy-silane, oxygen and helium, to the chamber;
 (c) forming a first plasma from the process gas mixture by applying a radio-frequency (RF) signal at a first power level;
 (d) depositing an oxide layer on the substrate by exposing the substrate to the first plasma;
 (e) ramping down the RF signal below the first power level; and
 (f) reducing the RF signal to zero.

32. The method of claim 31, wherein the ramping down of the RF signal comprises reducing the RF signal to one or more intermediate power levels, and wherein each of the one or more intermediate power levels is maintained for a time interval between about 0.1 and about 30 seconds.

33. The method of claim 31, wherein the ramping down of the RF signal comprises reducing the RF signal in a continuous manner.

BACKGROUND OF THE DISCLOSURE

1. Field of the Invention

The invention relates to a method and apparatus of reducing plasma-induced damage in a substrate.

2. Background of the Invention

In the manufacture of integrated circuits, plasma processes are often used for deposition or etching of various material layers. Plasma processing offers many advantages over thermal processing. For example, plasma enhanced chemical vapor deposition (PECVD) allows deposition to be achieved at a lower temperature than that required in an analogous thermal process. This is advantageous for processes with stringent thermal budget demands, e.g., in very large scale or ultra-large scale integrated circuit (VLSI or ULSI) device fabrication.

It has been known in the art that device damage may occur as a result of plasma processing, including deposition and etch processes. Typically, the susceptibility or degree of device damage depends on the stage of device fabrication and the specific device design. For example, a substrate with a relatively large antenna ratio (e.g., area of metal interconnect to area of gate) is more susceptible to gate oxide damage compared to one with a smaller antenna ratio, because of an increased charging effect. A substrate that has an insulating layer deposited thereon is also more susceptible to damage due to the accumulation of surface charges, and a buildup of potential gradients. Other plasma related effects, such as plasma non-uniformity, may give rise to electric field gradients that lead to device damage. Therefore, there is an ongoing need for methods and apparatus to reduce plasma-induced damage in a substrate.

SUMMARY OF THE INVENTION

Embodiments of the invention generally provide a method and apparatus for reducing plasma-induced damage by implementing a post-deposition ramp down of a plasma source power used for plasma generation. The ramp down of the plasma source power may be achieved by reducing the power to one or more intermediate levels in multiple steps, or in a continuous manner.

DETAILED DESCRIPTION

Overview

The invention provides a method of plasma processing that reduces plasma-induced damage on a substrate. In general, one or more different effects may contribute to plasma-induced damage. For example, device damage may occur due to a large electrical field gradient arising from sudden or abrupt changes in plasma source power, or may result from charges that have accumulated on the substrate during plasma processing. According to embodiments of the invention, plasma-induced damage is reduced by different combinations of post-deposition steps that provide a gradual change in the substrate's environment after plasma processing - e.g.,

by a gradual termination of plasma source power or a gradual dissipation of surface charges through changing the process gas flows.

FIG. 1 is a process flow diagram illustrating a method of plasma processing incorporating embodiments of the invention. In step 101, a substrate is positioned in a chamber for plasma processing. One or more stabilization steps may be performed, as shown in step 103, to allow for stabilization of various process parameters such as gas flow and chamber pressure. In step 105, a plasma is generated by supplying a plasma source power to an electrode, and the substrate is subjected to plasma processing, e.g., deposition or etching.

After the deposition step 105, one or more of the process parameters, e.g., plasma source power or a process gas flow, is terminated in a manner that results in a relatively gradual change in the environment of the substrate, as illustrated in step 107.

In one aspect of the invention, a method comprises ramping down a plasma power after the completion of a plasma process. That is, the plasma power is reduced to one or more intermediate levels as a function of time, as opposed to a sudden and complete power termination as practiced in conventional processes. As shown in step 109, the power ramp down procedure may be implemented in discrete steps, i.e., with the plasma power set at several intermediate levels for certain time durations, or in a continuous manner as a function of time. The power ramp down provides a gradual change in the plasma environment around the substrate, which helps minimize substrate damage due to plasma-induced effects.

In another aspect of the invention, shown in step 111, electrical charges that may have accumulated on the substrate surface are also allowed to gradually dissipate, e.g., by changing the process gas flows. Thus, although step 109 may be performed by itself, it may also be performed, in other embodiments, in conjunction with step 111, either sequentially or simultaneously with each other.

In step 111, for example, the process gas flows may be changed by terminating one or more process gases that may contribute to charge buildup. These two aspects of the invention may be implemented either concurrently or sequentially with each other, and specific parameter selections may vary according to the susceptibility to device damage, device designs or the specific stage of fabrication. Finally, as shown in step 113, after the complete termination of the plasma source power and process gas flows (not shown in figure), the substrate and the chamber are subjected to a pump down, and the substrate is removed from the chamber.

The concepts embodied in this invention are generally applicable to various plasma processes, including deposition and etching, and may be practiced in a variety of plasma processing systems. Embodiments are described below in reference to oxide deposition for illustrative purposes.

Apparatus

FIG. 2 is a cross-sectional schematic view of a chemical vapor deposition (CVD) chamber 210 that is suitable for practicing embodiments of the invention. One example of such a chamber 210 is a DxZ™ chamber used with a CENTURA® platform or in a PRODUCER™ system (with dual chambers), both of which are available from Applied Materials, Inc., of Santa Clara, California. Both film deposition and plasma treatment of deposited films can be performed in a DxZ CVD chamber.

The process chamber 210 contains a gas distribution manifold 211, typically referred to as a "showerhead", for dispersing process gases through perforated holes (not shown) in the manifold 211 to a substrate 216 that rests on a substrate support 212. Gas flow controllers 219 are typically used to control and regulate the flow rates of different process gases into the process chamber 210 through the gas distribution manifold 211. Other flow control components may include a liquid flow injection valve and liquid flow controller (not shown) if liquid precursors are

used. The substrate support 212 is resistively heated and is mounted on a support stem 213, so that the substrate support 212 and the substrate 216 can be controllably moved by a lift motor 214 between a lower loading/off-loading position and an upper processing position adjacent to the gas distribution manifold 211. When the substrate support 212 and the substrate 216 are in the processing position, they are surrounded by an insulator ring 217.

During processing, process gases are uniformly distributed radially across the substrate surface. The gases are exhausted through a port 224 by a vacuum pump system 232, with the gas throughput or chamber pressure being regulated by a throttle valve 230. A plasma is formed from one or more process gas or a gas mixture by applying radio-frequency (RF) energy from a RF power supply 225 to the gas distribution manifold 211, which acts as an electrode. Film deposition takes place when the substrate 216 is exposed to the plasma and the reactive gases provided therein. The substrate support 212 and chamber walls are typically grounded. The RF power supply 225 can supply either a single or mixed-frequency RF signal to the gas distribution manifold 211 to enhance the decomposition of any gases introduced into the chamber 210. When a single frequency RF signal is used, e.g., between about 350 kHz and about 60 MHz, a power between about 1 and about 200 W can be applied to the gas distribution manifold 211, which acts as an electrode.

A system controller 234 controls the functions of various components such as the power supplies, lift motors, flow controllers for gas injection, vacuum pump, and other associated chamber and/or processing functions. The system controller 234 executes system control software stored in a memory 238, which in the preferred embodiment is a hard disk drive, and can include analog and digital input/output boards, interface boards, and stepper motor controller boards. Optical and/or magnetic sensors are generally used to move and determine the position of movable mechanical assemblies. An example of such a CVD process chamber is

described in U.S. Patent 5,000,113, entitled "Thermal CVD/PECVD Reactor and Use for Thermal Chemical Vapor Deposition of Silicon Dioxide and In-situ Multi-step Planarized Process," issued to Wang et al. and assigned to Applied Materials, Inc., the assignee of the present invention. This patent is incorporated herein by reference.

The above CVD system description is mainly for illustrative purposes, and other plasma equipment, including other plasma sources, may also be employed for practicing embodiments of the invention.

Process

For illustrative purposes, embodiments of the invention will be discussed with respect to a plasma oxide deposition process. In one embodiment, tetraethoxy-silane (TEOS) is used as a precursor for oxide deposition. Other precursors, e.g., silane, organosilanes (methyl, dimethyl or trimethyl silanes and so on) and tetramethyl cyclotetra-siloxane (TMCTS), may also be used in various reactions with an oxygen-containing gas, e.g., nitrous oxide (N_2O), oxygen (O_2) or ozone (O_3), for oxide deposition. It is further understood that the invention is generally applicable to many other plasma processes, such as deposition of other materials, including insulating, conductive or semiconducting layers, during various stages of device fabrication.

FIGS. 3a-b illustrate partial sectional views of a substrate undergoing a plasma TEOS deposition process. For example, the plasma TEOS deposition may be used in different stages of integrated circuit fabrication, e.g., for forming a dielectric layer between gate and a first level metal, or as an interlevel dielectric. FIG. 3a shows a substrate 300 being exposed to a plasma 310 generated from a process gas composition comprising TEOS. The substrate 300 generally comprises one or more material layers (including conductive, insulating or semiconducting materials) formed during the fabrication of an integrated circuit device. For example, FIG. 3a shows the substrate 300 comprising a feature 306,

e.g., a metal line, that has been formed over an insulating layer 304 and filling an opening 305 that extends to an underlying layer 302. The metal feature 306 may, for example, comprise aluminum (Al) or other suitable metals, while the opening 305 may be a contact or via. The underlying layer 302 typically comprises a conductive or semiconductive material, e.g., various metals or silicon, or compounds thereof. The plasma 310 is typically characterized by various process parameters, such as flow rates of the process gases, RF power supplied to the electrode, temperature of the substrate, and pressure in the chamber, among others. Some exemplary process parameters suitable for plasma TEOS oxide deposition is given in Table 1.

Table 1

	Range	Preferred
TEOS flow rate (mg/min)	500-4000	1000
O ₂ flow rate (sccm)	500-6000	1000
He flow rate (sccm)	500-6000	1000
Pressure (Torr)	3-20	8
Temperature (°C)	350-450	400
RF power (W)	400-1500	950

Oxide deposition using the parameters of Table 1 can be performed in a DxZ chamber, such as that illustrated in FIG. 2, or other appropriate deposition chambers. It is understood that the specific parameters disclosed herein are primarily for illustrative purposes, and other preferred operating parameters and/or ranges may be adjusted according to different chamber configurations and processing requirements.

The process gas composition is typically a gas mixture comprising TEOS or other suitable oxide precursor, and may contain one or more carrier or dilutant gases. Since TEOS is a liquid at room temperature, a liquid injection valve, which is heated to some elevated temperature, is used to introduce TEOS vapor into the gas manifold. The TEOS vapor

is then mixed with a carrier gas, such as helium (He), and introduced to the process chamber. For example, with the injection valve temperature at about 100°C, a TEOS flow rate of about 1000 mg/min. may be introduced into the chamber. In general, a TEOS flow rate between about 500 and about 4000 mg/min. may be used, with a higher injection temperature required to attain a higher flow rate. The carrier gas (He) is provided at a flow rate between about 500 and about 6000 sccm, preferably about 1000 sccm.

In this embodiment, the process gas mixture further comprises a reactant gas, such as an oxygen-containing gas, to react with TEOS for oxide deposition. For example, the oxygen-containing gas may be oxygen (O₂). The O₂ flow rate is preferably about 1000 sccm, but a range between about 500 and about 6000 sccm may also be used. Typically, a total pressure is maintained between about 3 and about 20 Torr, preferably at about 8 Torr. The plasma 310 is generated by applying a RF power between about 400 and about 1500 W, preferably about 950 W, to the gas manifold, at a heater temperature between about 350 and about 450°C, e.g., about 400°C. In general, a lower process temperature is usually preferred due to thermal constraint considerations. Using the plasma TEOS recipe, an oxide layer 320 can be deposited on the substrate 300, as shown in FIG. 3b.

The plasma TEOS deposition is typically implemented by executing a process recipe that has been stored in the memory of the controller of the chamber. A process recipe usually comprises a multi-step sequence, which may include pre-deposition steps used for stabilization of various process parameters, one or more deposition steps, and post-deposition steps for film treatment, purging or pumping, among others.

According to embodiments of the invention, upon the completion of the oxide deposition step in the process recipe, the RF plasma power is ramped down in a gradual manner, as opposed to a sudden termination of RF power that is usually practiced in conventional processes. Table 2

illustrates a recipe comprising a process sequence according to one embodiment of the invention.

Table 2

	1	2	3	4	5
	STAB	STAB	DEP	RAMP DOWN	PUMP
TEOS (mg/min.)	0	1000	1000	0	0
O ₂ (sccm)	1000	1000	1000	1000	-
He (sccm)	1000	1000	1000	1000	-
Pressure (Torr)	-	8	8	8	-
RF power (W)	0	0	950	300	0

Prior to oxide deposition, process gas flows and chamber pressure are established and allowed to stabilize. For example, after O₂ and He gas flows are stabilized at about 1000 sccm during a first step, a TEOS flow of about 1000 mg/min. is added and the chamber pressure is stabilized at about 8 Torr in a second step. In step 3, a plasma is generated from the process gas mixture at a RF power of about 950 W. In this example, an oxide layer can be deposited on the substrate at a rate of greater than about 7500 Å/minute.

When oxide deposition is complete, the RF power is reduced in ramp down step 4, with the substrate (e.g., wafer) remaining on the substrate support. In one embodiment, the RF power is reduced to a level of about one third of the plasma deposition level in step 4, e.g., about 300W, during which the TEOS flow into the chamber is also terminated. The O₂ and He gas flows and the chamber pressure are maintained at about the same level as in the deposition step. The heater temperature is also maintained at about 400°C throughout the process recipe, but it is possible that the wafer temperature may experience a slight decrease, e.g., due to reduced plasma heating. Under this condition, the RF power is sufficient to sustain a weak plasma. In one embodiment, the RF power ramp down step lasts for about 10 seconds before a subsequent pump down step 5.

Depending on the specific application, the time duration and the intermediate RF power level of the ramp

down step may be adjusted, as appropriate. For example, the intermediate RF power level may be maintained at about half, or between one half and one quarter, of the power used for oxide deposition. It is believed that, during the ramp down step, it may be desirable to maintain the RF power at an intermediate level sufficiently high to sustain a plasma under the specific pressure and gas flow conditions. For example, a plasma formed from the mixture of O_2 and He (without TEOS flow) may provide effective post-deposition treatment or annealing of the oxide layer, resulting in defect reduction in the substrate. Furthermore, other time durations or intervals may be used for the ramp down step, e.g., a shorter time may be desirable for improving process throughput, as long as the duration is effective in avoiding or minimizing undesirable wafer damage. Typically, a time duration between about 5 and about 30 seconds is sufficient to provide a substrate that is relatively free from plasma-induced damage, without adversely impacting on process throughput.

After the ramp down step, all remaining process gas flows are terminated and the RF power is reduced to zero in the pump down step 5. During the pump down, a throttle valve to the pump is fully open, and residual process gases are pumped out from all the gas lines within the gas manifold. Subsequently, the substrate with the deposited oxide layer is removed from the chamber, prior to the introduction of another substrate.

In another embodiment, the RF power is terminated after oxide deposition by providing multiple ramp down steps, during which the RF power is reduced successively to various intermediate levels. In one example, the RF power termination may be achieved via eight successive ramp down steps, e.g., with intermediate RF power levels at about 800, 700, 600, 500, 400, 300, 200 and 100 V, respectively. During each of these discrete ramp down steps, the O_2 and He gas flows, along with the chamber pressure and heater temperature, are maintained at substantially the same settings as in the deposition step and the RF power is

maintained at each intermediate level for a certain time interval or duration. Similar to the recipe of Table 2, the TEOS flow is terminated in the first ramp down step, concurrent with the initiation of the power ramp down. In this embodiment, each of the discrete ramp down steps lasts for about 0.5 second, although other time intervals, e.g., between about 0.1 and about 30 seconds, or more preferably, between about 0.1 and about 10 seconds, may also be used.

In general, different combinations of the number of ramp down steps, time intervals and intermediate power levels used in each step may be used in practicing the invention. For example, the power level may be decreased in approximately equal intervals in successive steps, or may be decreased by approximately 50% in each successive step; and other combinations, including unequal time intervals, are also possible. For larger RF power level decrements, a longer time interval for each step may be preferable, while for smaller RF power decrements, a shorter time interval may be sufficient. Depending on the specific power ramp down sequence, the time intervals may range from about 0.1 to about 30 seconds, or from about 0.1 to about 10 seconds. Various factors such as the susceptibility of device damage and process throughput, among others, are relevant considerations in the selection of these parameters.

In yet another embodiment, the RF power ramp down procedure may be implemented in a continuous manner. Unlike previous embodiments using discrete ramp down steps, a continuous ramp down procedure involves reducing the RF power from an operating power level to zero without maintaining the power at an intermediate level for any appreciable time interval or duration. For example, the software routine may be pre-programmed such that, upon the execution of a power termination step in the process recipe, the RF power is decreased to zero within a desired time duration, e.g., between about 5 and about 30 seconds, or between about 5 and about 10 seconds, at a constant ramp down rate.

Devices fabricated using embodiments of the invention show considerable improvement in reduced surface charge compared to those processed using conventional recipes. For example, wafers having about 1000Å of TEOS oxide layer deposited over silicon are measured for surface charge distribution. Wafers processed using conventional recipes show a minimum surface potential of about +0.1 V and a maximum of about +35 V, resulting in about 35 V in potential difference in the wafer. In general, a potential of less than about 2 V is desired, in order to avoid charge-induced damage. Wafers processed according to embodiments of the invention exhibit considerable improvement in the surface potential, e.g., a minimum potential of about -6 V and a maximum of about 2 V, resulting in a potential difference of about 8 V.

In the embodiments described above, RF power termination via an intermediate ramp down step is performed concurrently with (e.g., within the same recipe step) the termination of TEOS flow. However, other variations incorporating different combinations or sequences of RF power termination and TEOS termination procedures are also possible. For example, substrate damage may be reduced by terminating at least the TEOS flow in a separate post-deposition step, while maintaining the O₂ and/or He gas flows and pressure, prior to implementing the RF power ramp down procedures previously described. An example of such a termination sequence is illustrated in Table 3, in which the TEOS flow is terminated in step 4, while keeping the RF power at the deposition power level. The RF power is then ramped down in step 5 to an intermediate level, e.g., about 300 W. Typically, the time durations of the TEOS termination and RF power ramp down steps may be about the same as or less than that used in the ramp down step of Table 2. Again, the selection of time durations is often based on considerations of effective damage reduction without significant compromise in process throughput.

Table 3

	1 STAB PUMP	2 STAB	3 DEP	4 TEOS	5 RAMP	6
				OFF	DOWN	
TEOS (mg/min.)	0	1000	1000	0	0	0
O ₂ (sccm)	1000	1000	1000	1000	1000	-
He (sccm)	1000	1000	1000	1000	1000	-
Pressure (Torr)	-	8	8	8	8	-
RF power (W)	0	0	950	950	300	0

It is also possible that the TEOS termination step be performed after the initiation of the power ramp down procedure - e.g., between two power ramp down steps within a multiple ramp down step sequence, or during continuous RF ramp down.

It is believed that the O₂ and/or He gas flows, in the absence of TEOS, may be effective in minimizing substrate damage because the gas flow treatment allows a gradual dissipation of surface charges, which tend to be enhanced by the presence of hydrogen on the deposited oxide layer (e.g., arising from TEOS). Thus, by providing the treatment with O₂ and/or He and terminating the TEOS flow, along with power ramp down, plasma-induced damage can be minimized or avoided. It is also possible that a different gas composition, e.g., argon (Ar), nitrogen (N₂), O₂, He and different combinations thereof, or one that helps remove hydrogen or otherwise facilitates charge dissipation, be used in this post-deposition treatment. However, it is generally preferred to maintain the treatment gas composition as similar to that in the deposition step.

Although several preferred embodiments which incorporate the teachings of the present invention have been shown and described in detail, those skilled in the art can readily devise many other varied embodiments that still incorporate these teachings. For example, it is understood that the specific process parameters and chambers cited herein are meant for illustrative purposes. As such, the intermediate power levels and time intervals used for the plasma power ramp down procedure, as well as other process

parameters, may be adjusted according to specific application needs and/or chamber configurations.

4 Brief Description of Drawings

The teachings of the present invention can be readily understood by considering the following detailed description in conjunction with the accompanying drawings, in which:

FIG. 1 is a process flow diagram illustrating a method incorporating embodiments of the invention;

FIG. 2 is a schematic representation of an apparatus that is suitable for practicing embodiments of the invention; and

FIGS. 3a-b illustrate schematic partial sectional views of a substrate undergoing plasma processing.

To facilitate understanding, identical reference numerals have been used, where possible, to designate identical elements that are common to the figures.

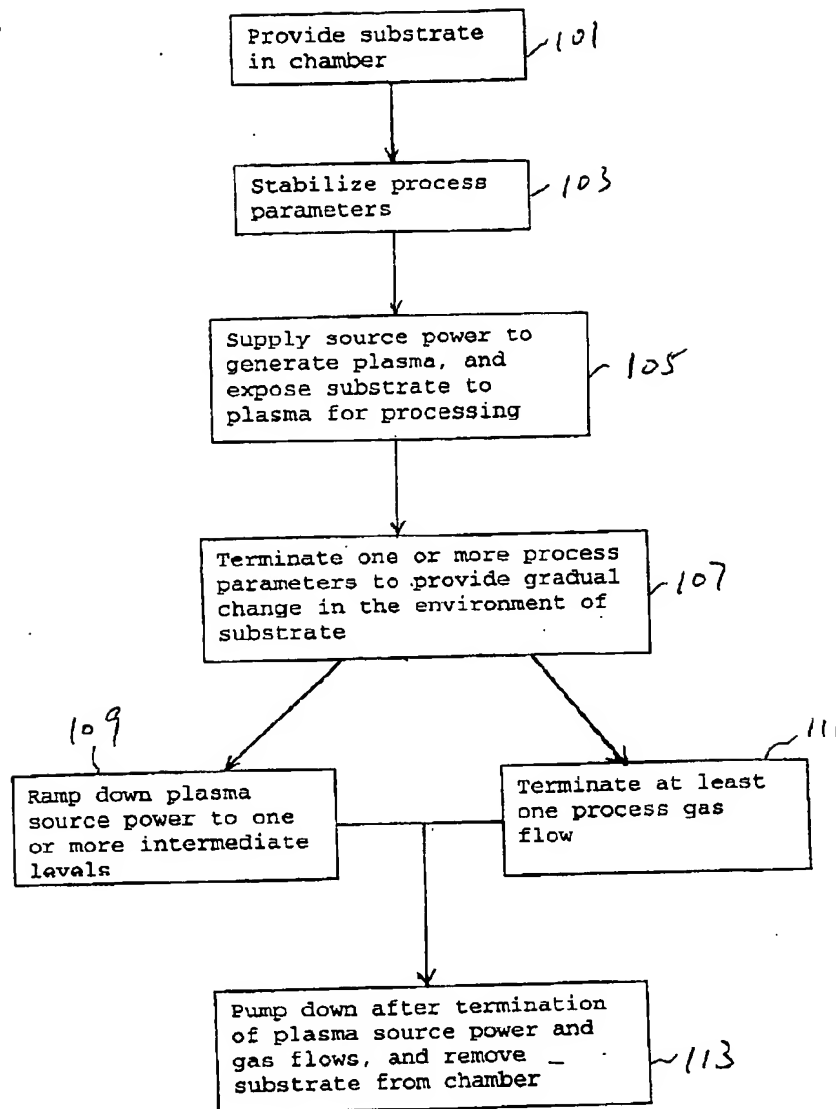


FIG. 1

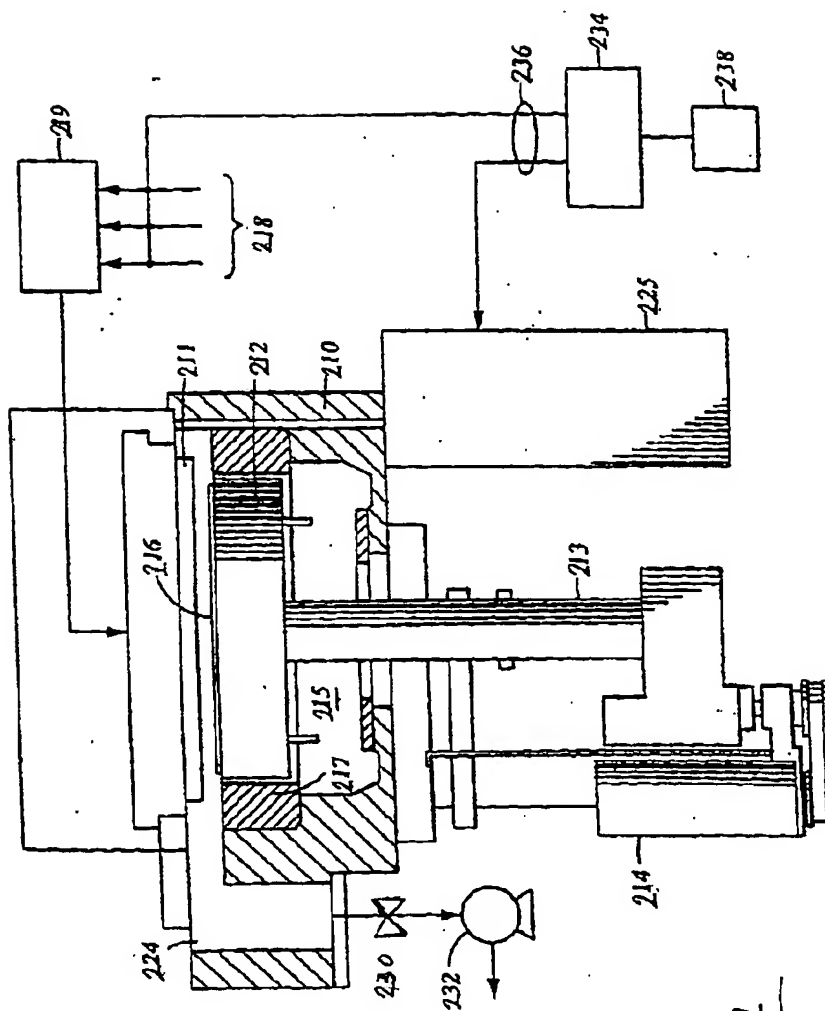
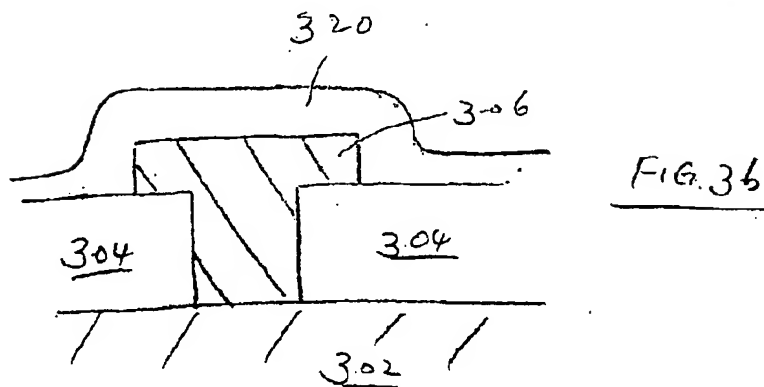
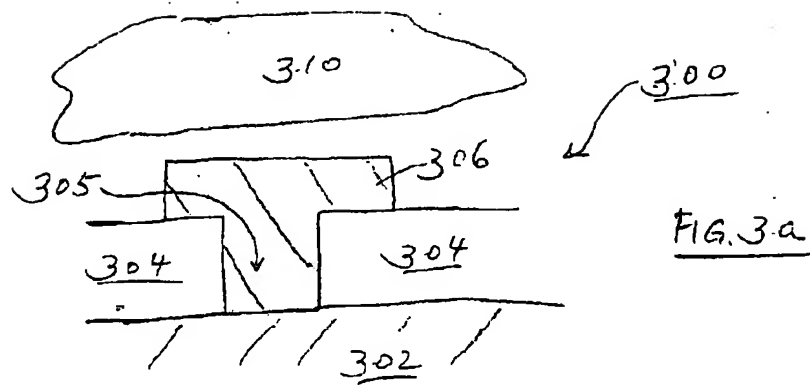


Fig. 2



1 Abstract

A method of reducing plasma-induced damage in a substrate, comprising providing a post-deposition ramp down of a plasma source power used in generating a plasma for substrate processing.